

Generatoare de semnal și de funcții



sursa: Agilent Technologies

1

Cuprins

- Istoric
- THD, THD+D, SINAD; Distincția generator de semnal/funcții; categorii
- 1) Generatoare bazate pe oscilatoare
- 2) Generatoare prin sinteză analogică directă (DAS)
- 3) Gen. analogice de funcții prin încărcarea/descărcarea unui condensator
 - comparatorul cu histerezis
 - schemă de JF
 - schemă de JF/MF
 - reglajul η
 - formatorul sinusoidal
- 4) Generatoare cu PLL
 - schemă, VCO
 - detectorul de fază, detectorul de fază/frecvență (PFD)
 - relația f_{out}/f_{in} : folosirea unui prescaler
 - prescaler dual-modulus
 - PLL cu N fracționar
- 5) Generatoare prin sinteză digitală directă (DDS)
 - generatoare cu memorie; spectrul semnalului de la ieșire
 - schemă DDS, *phase wheel*
 - dimensionarea numărului de biți
 - generatoare arbitrare (ARB)
 - comparații DDS/PLL
 - combinarea DDS/PLL
- Impedanța de ieșire și de sarcină

2

Istoric



- 1940: Walt Disney Studios cumpără 8 generatoare HP200B pentru calibrarea coloanei sonore din filmul *Fantasia*
- HP200B este *primul* produs al companiei lui Bill Hewlett și Dave Packard (HP -1939)
- 1999: divizia de instrumentație din HP se separă sub numele *Agilent Technologies*
- 2014: divizia de instrumentație se separă sub numele *Keysight*

3

Distincția generator de semnal/funcții

- Generator de *semnal*: f.u. de bază, generată în mod natural, este *sinusoidală*;
 - alte f.u. posibile, dar limitate (ex: $\eta = 50\%$, fixat)
 - avantaj: sinus cu puritate spectrală foarte mare
 - THD foarte redus
- Generator de *funcții*: generează în mod natural *alte* f.u.;
 - sinusul obținut de obicei prin conversie de la triunghi (*sine shaping*)
 - dezavantaj: sinus cu puritate spectrală mai redusă (THD mai mare)
 - o mai mare varietate de f.u. și reglaje posibile
- Recent: generator DDS
 - f.u. creată prin citirea periodică a eșantioanelor sale dintr-o memorie și aplicarea la un CNA
 - în funcție de numărul de eșantioane memorate/perioadă se poate obține o precizie arbitrar de bună pentru orice f.u. dorită (sinus, dreptunghi sau formă oricât de nestandard, gen ecou radar)

4

Puritatea spectrală

- este abaterea de la forma sinusoidală pură:

$$\delta = THD = \frac{\sum_{i=2}^n P_i}{P_1} \quad \text{sau} \quad THD = \frac{\sqrt{\sum_{i=2}^n U_i^2}}{U_1}$$

$$THD_{dB} = a_{THD} = 20 \lg THD$$

(ca raport de tensiuni)

Ex: $THD = 0.1\% \leftrightarrow THD = -60dB$



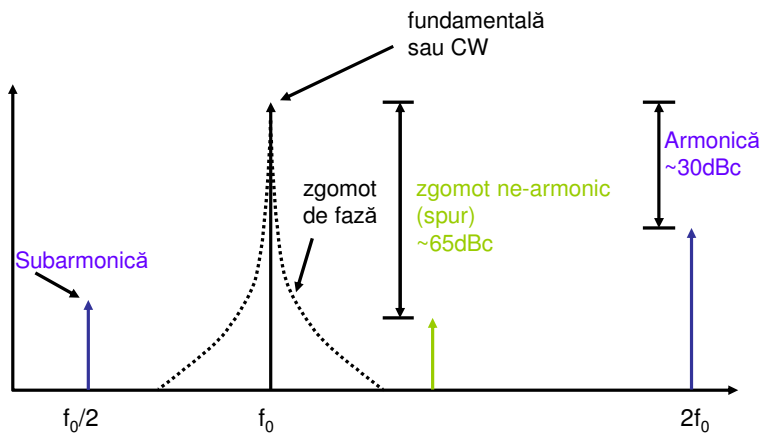
- dacă nu se ține seama doar de *armonici* ci și de *zgomot*:

$$THD + N = \frac{\sum P_{armonici} + P_{zgomot}}{P_1}$$

- zgomotul se definește într-o anumită bandă audio (22KHz, 44KHz etc) sau în banda $[0, f_s/2]$
- Q: distorsiometrul din lab. măsoară THD sau THD+N ?**
- SINAD [dB] = -THD+D [dB]

5

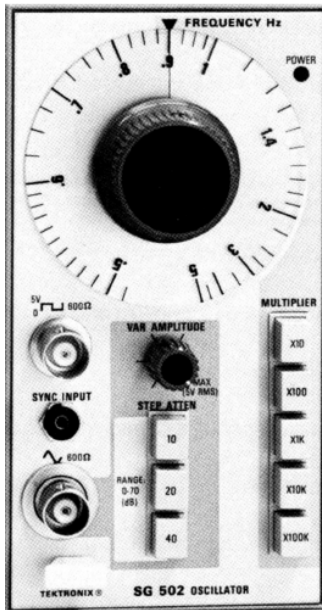
Puritatea spectrală - componente



- semnale nedorite: *spurious signals (spurs)*
- includ zg. de fază, armonici, subarmonici și *non-harmonic spurs*
- Q: ce înseamnă dBc ?**

6

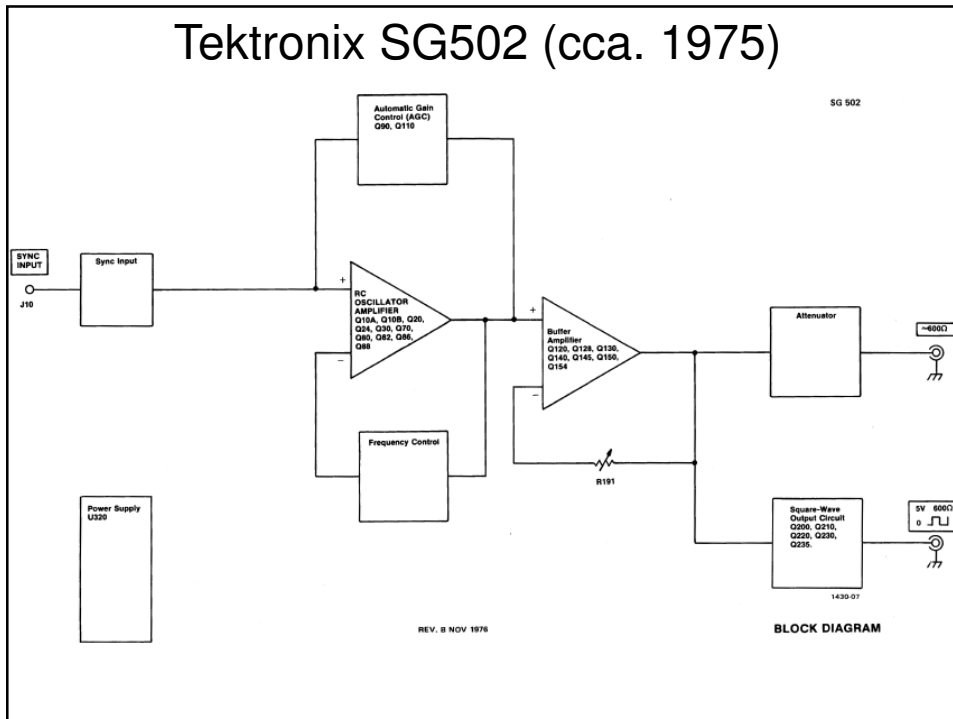
1) Generatoare bazate pe oscilatoare



- Prima generație
- Ex: TeK SG502 (5Hz-500KHz)
- Dezavantaje:
 - stabilitatea foarte slabă a frecvenței (oscilator RC!!!)
 - gamă redusă de frecvențe
 - rezoluția de acord slabă
- Avantaj: puritatea spectrală foarte bună
- Exemplu: Audio Precision 2700: THD+N = -110dB !
- Q: Comparați cu valoarea THD obținută la laborator pentru generatorul cu sinteză DDS !

7

Tektronix SG502 (cca. 1975)



8

2) Generatoare DAS



exemplu:
HP 5100 (1963)

- 0.1-50MHz (HP5105: 0.1-500MHz)
- stabilitate: 0.003ppm/ 24h
- $\Delta f=0.01\text{Hz}$
- se folosește un singur cristal de 1MHz

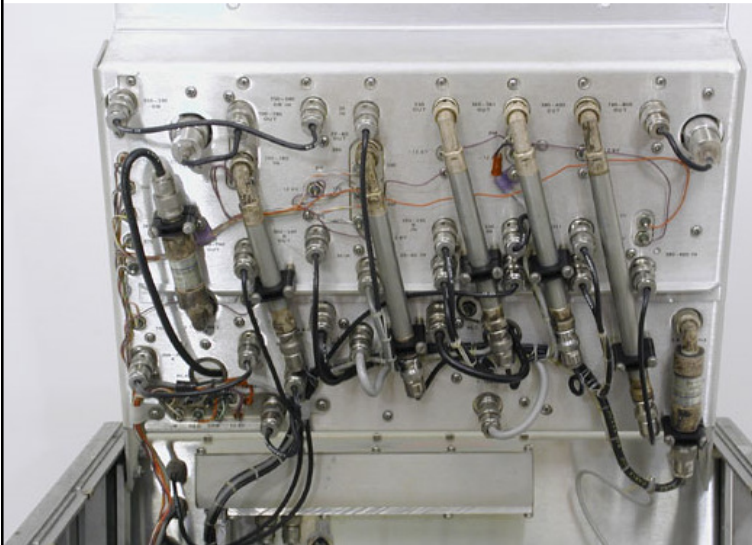
sus: sintetizor 5100
jos: driver 5110 (produce un set de 23 frecvențe fixe)

Folosește doar tranzistoare simple (fără nici un IC); frecvența finală se obține prin multiplicarea, divizarea, adunarea și scăderea unor frecvențe de referință.

Sursa:
Hewlett-Packard

9

HP5110 (vedere interioară)



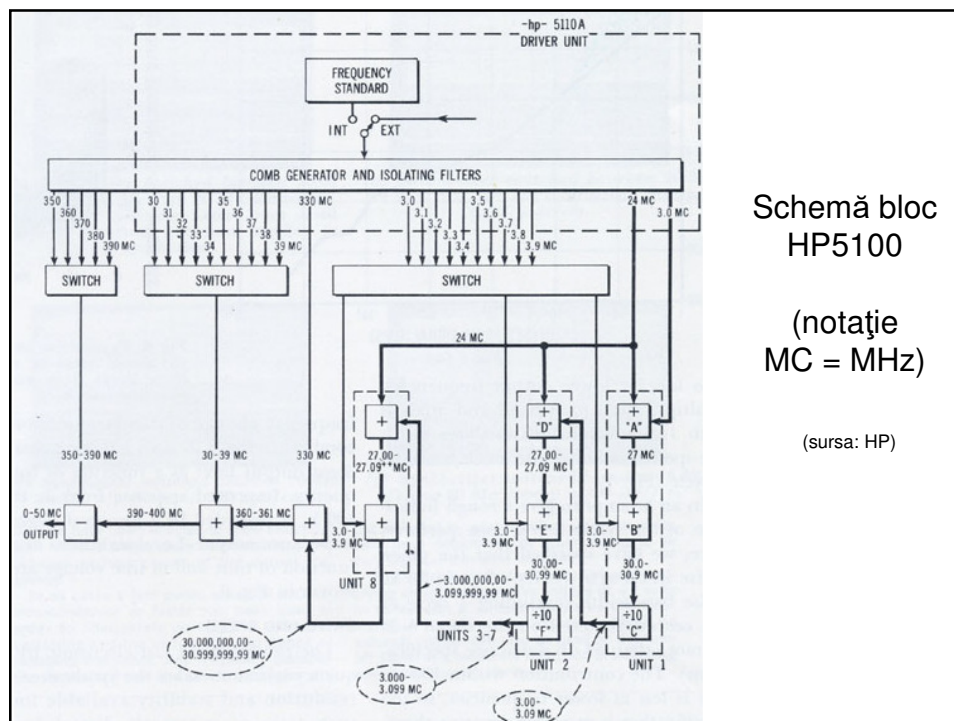
Sursa: HP

10

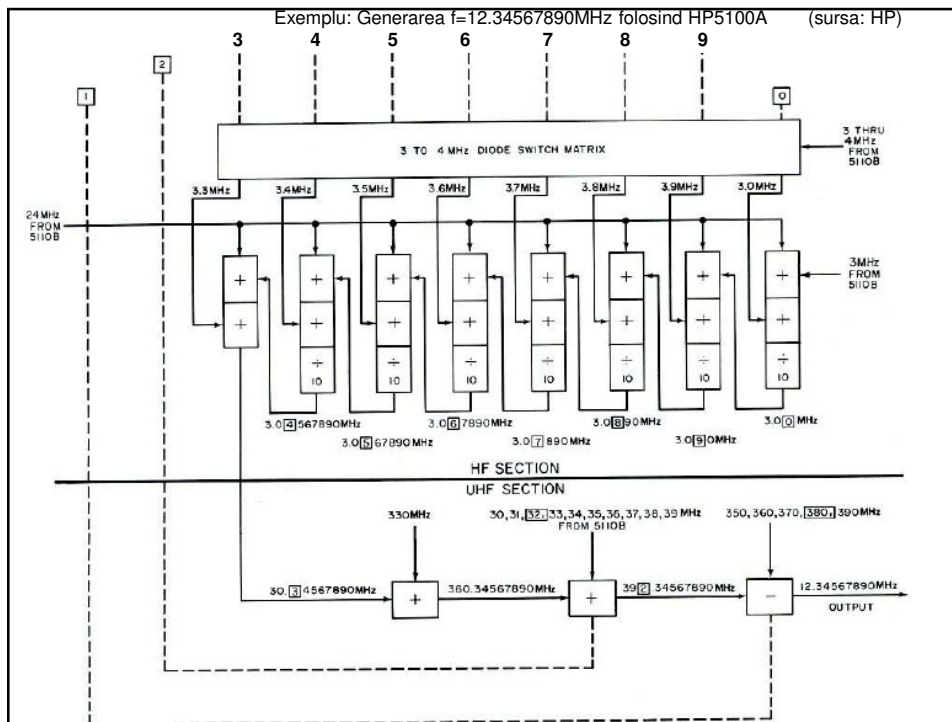
DAS

- Componentele DAS
 - Multiplicatoare de frecvență: elem. nelin. pt. crearea armonicilor + FTB pe armonica dorită
 - variantă: *comb generator* (generator pieptene) pentru generarea unui număr mare de frecvențe spațiate egal
 - Divizoare de frecvență: elem. nelin *sau* divizoare digitale
 - Suma/diferența între frecvențe se obține prin modulare urmată de filtrare
- Avantaje/dezavantaje
 - complexitate foarte mare, reglaje foarte dificile
 - stabilitate și puritate spectrală foarte bune
 - rezoluție în frecvență bună
 - recent: înlocuite de PLL și DDS
 - principiul rămâne valabil pentru alte aplicații de comunicații

11



12



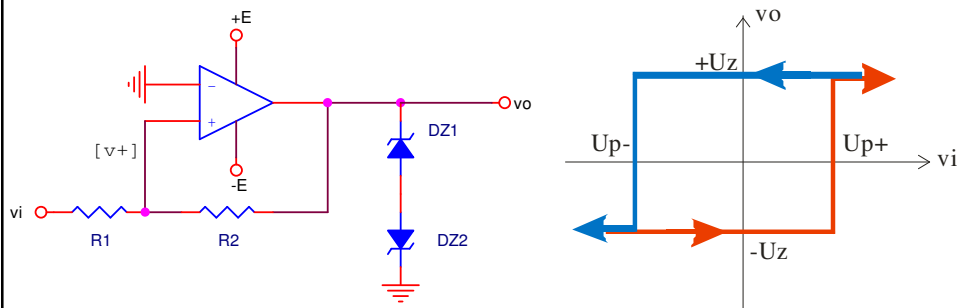
13

3) Generatoare de funcții de JF

- Principiu: încărcarea/descărcarea unui condensator la curent constant
- F.U. **native**:
 - triunghi, pe condensator
 - dreptunghi, pe switch-ul de încărcare/descărcare
- Sinus: prin conversie triunghi-sinus (**non-nativ**)
- Avantaje/dezavantaje:
 - principiu relativ simplu
 - f. utile pentru frecvențe f. joase (mHz), care **nu** se pot genera cu oscilatoare
 - limita superioară: zeci de MHz
 - posib. de modulație și f.u. speciale
 - stabilitate medie
 - puritate spectrală relativ slabă pentru sinus

14

Componentă gen. JF: comparatorul cu histerezis

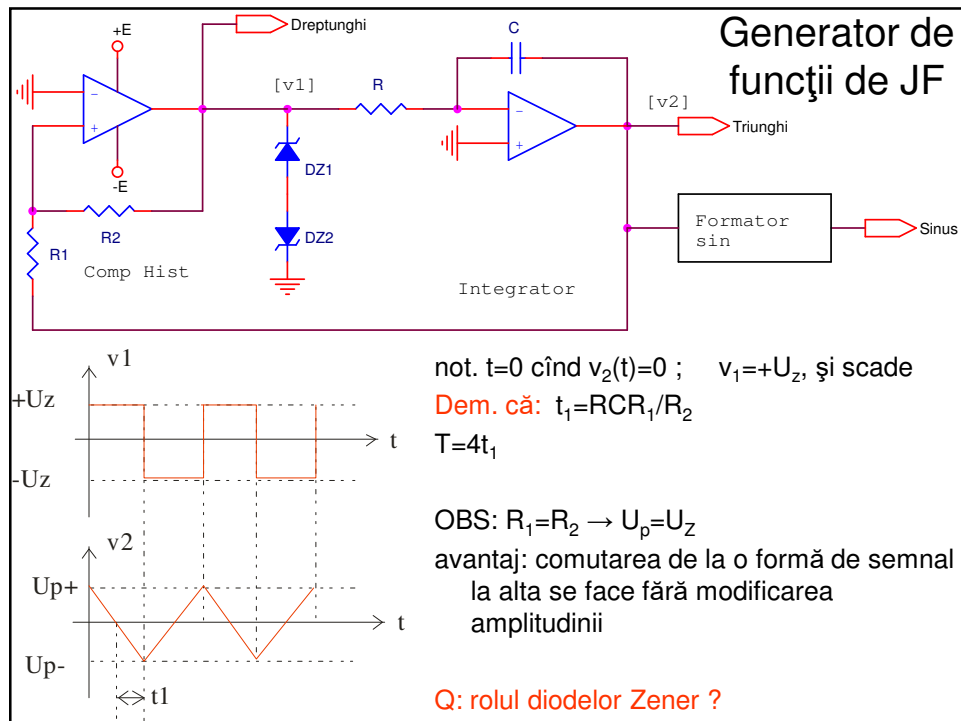


- pp. $v_o = -U_z$; $v_i \uparrow$
comutare cînd $v_+ = 0$, $v_i = U_{p+}$, la valoarea $+U_z$ sensul \rightarrow (roșu)
- pp. $v_o = +U_z$; $v_i \downarrow$
comutare cînd $v_+ = 0$, $v_i = U_{p-}$, la valoarea $-U_z$ sensul \leftarrow (albastru)

Dem. că $U_{p+/-} = \pm U_z R_1/R_2$ (dacă DZ identice: $U_{z1} = U_{z2} = U_z$)

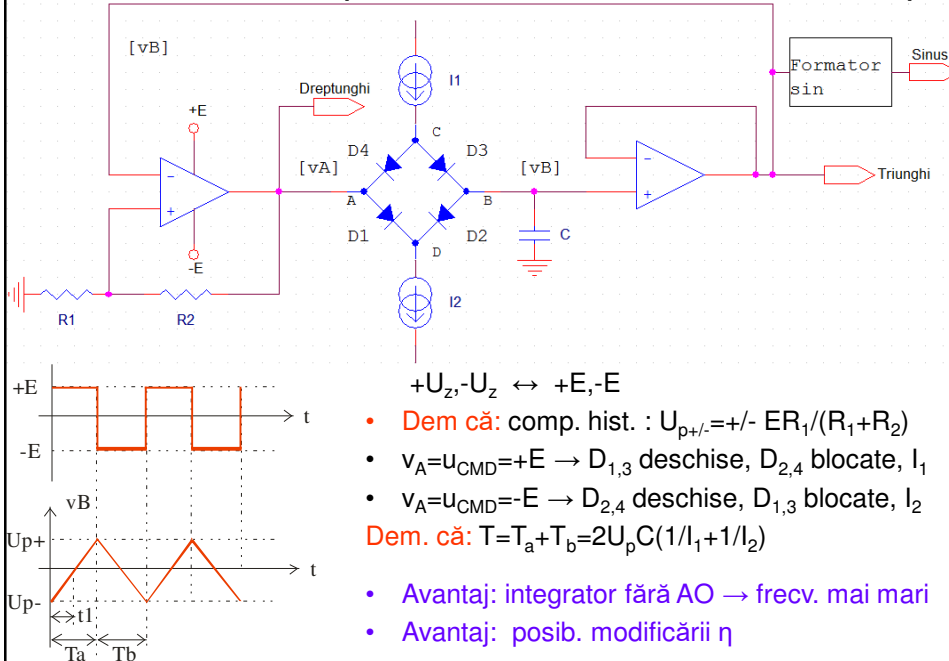
OBS: pragurile oricărui comp. hist se calculează scriind $v_+ = v_-$

15



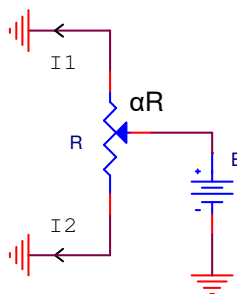
16

Generator de funcții de JF/MF - schema îmbunătățită



17

Modificarea factorului de umplere

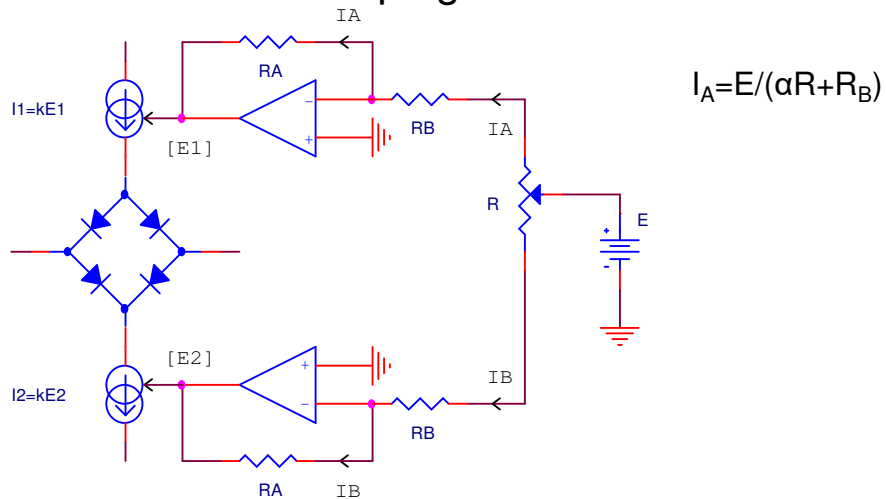


I_1, I_2 variabile

dar $T = ct \rightarrow 1/I_1 + 1/I_2 = R/E = ct$

18

Schemă cu generatoare de curent comandate, cu η reglabil



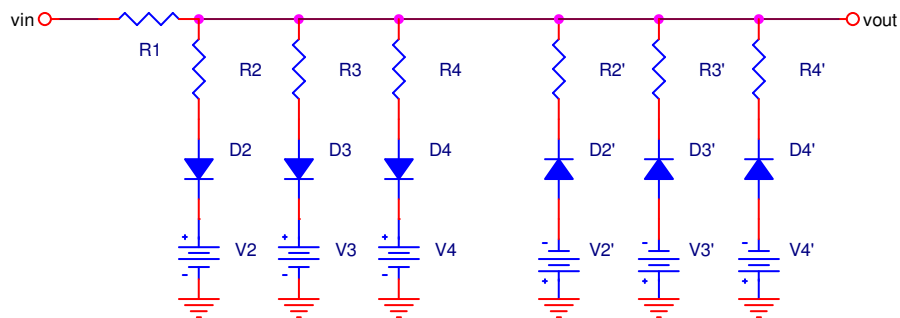
$$I_A = E / (\alpha R + R_B)$$

reglaj $\alpha \leftrightarrow$ reglaj η

$$1/I_1 + 1/I_2 = (2R_B + R) / (kER_A) = ct$$

19

Formatorul sinusoidal (*sine shaper*)



$$V_{IN} = V_T(\theta) = V_T \theta / 90^\circ$$

($T =$ triunghi)

$$V_S(\theta) = V_s \sin \theta$$

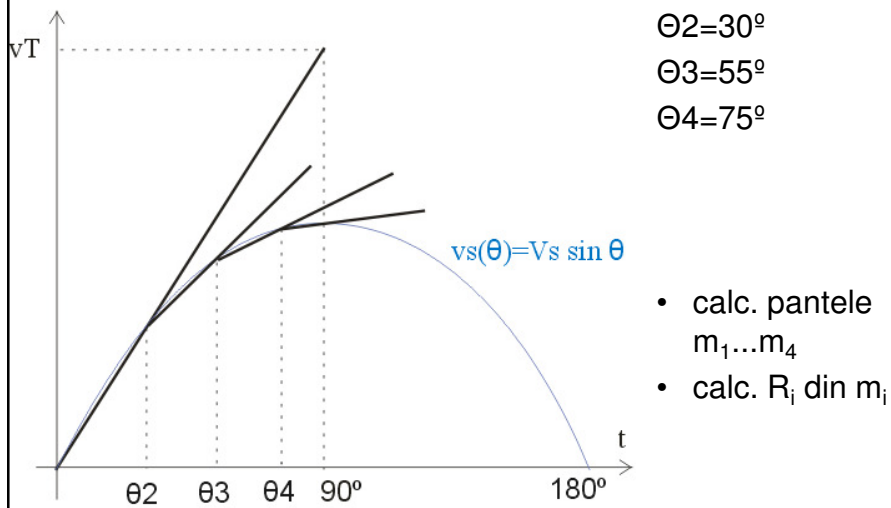
($V_s =$ amplitudinea sin)

$v_{out}(\theta)$ semnalul de ieșire, aproximează $v_s(\theta)$ prin 4 segmente de dreaptă/cadran

- Obținem THD < 2%
- avantaj: obținem f.u. sin. la frecvențe f. scăzute ($\ll 1\text{Hz}$), la care oscilatoarele sinusoidale nu funcționează

20

Formatorul sinusoidal (*sine shaper*)



21

Rezultate dimensionare *sine shaper*

$$m_1 = \frac{v_T}{90}$$

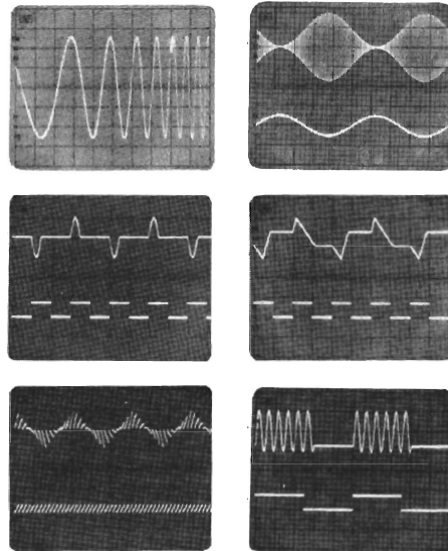
$$m_2 = \frac{R_2}{R_1 + R_2} \frac{v_T}{90} = \frac{R_2}{R_1 + R_2} m_1 < m_1$$

$$m_3 = \frac{R_2 \parallel R_3}{R_1 + R_2 \parallel R_3} m_1$$

$$m_4 = \frac{R_2 \parallel R_3 \parallel R_4}{R_1 + R_2 \parallel R_3 \parallel R_4} m_1$$

22

Aplicație: HP3314A (1982)

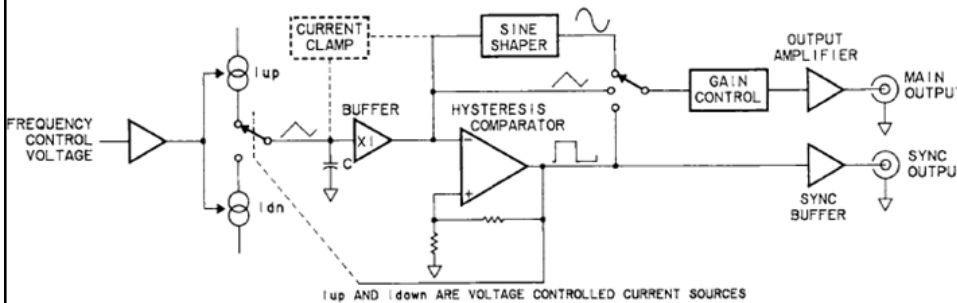


- 0.001Hz – 19.99MHz în 8 game
- reglaj numeric de amplitudine, frecvență, offset, simetrie, fază
- modulații AM, FM, extern
- trigger extern
- mod GATE
- forme de undă standard+ARB

Sursa: HP

23

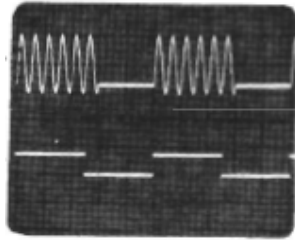
HP3314A: partea de generator



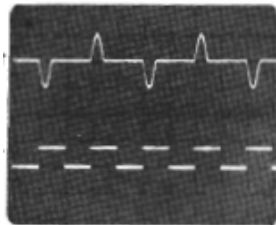
Gama	Frecvențe	C=	Buffer x1 / x10	I_{up}/I_{dn} x 10
1	0.001-2Hz	2.77uF	x10	da
2	1Hz-20Hz	2.77uF	x10	nu
3	10Hz-200Hz	2.77uF	x1	nu
4	100Hz-2KHz	277nF	x1	nu
5	1-20KHz	27.7nF	x1	nu
6	10-200KHz	277pF	x1	nu
7	0.1-2MHz	277pF	x1	nu
8	1MHz-19.99MHz	27.7pF	x1	nu

24

HP3314A: exemple pe modul GATE



GATE pe mai multe
perioade cu
start/stop phase =
45°

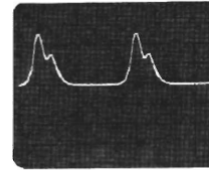
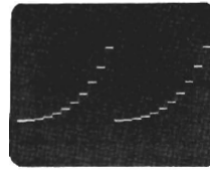
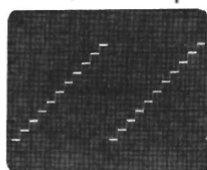


GATE pe ½ perioadă

25

HP3314A: exemple pe modul ARB

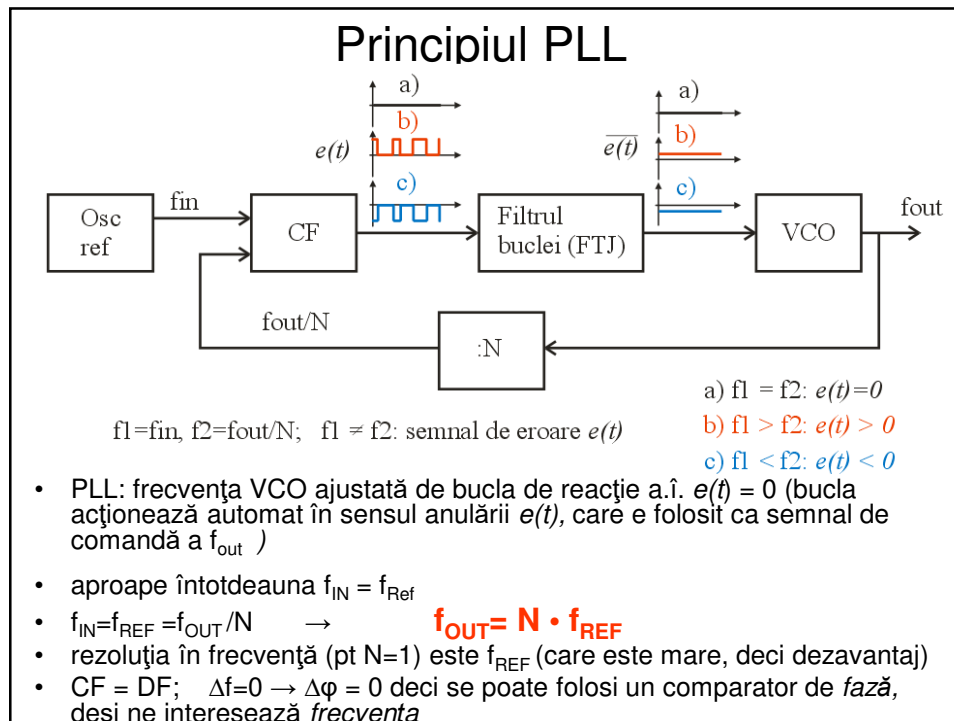
Vector	V HGT=	V LEN=	Vector	V HGT=	V LEN=	Vector	V HGT=	V LEN=
1	0	9	1	0	9	1	10	2
2	250	1	2	15	1	2	40	2
3	0	9	3	0	9	3	140	2
4	250	1	3	34	1	4	370	2
5	0	9	5	0	9	5	190	1
6	250	1	6	57	1	6	0	1
7	0	9	7	0	9	7	-190	1
8	250	1	8	87	1	8	-300	1
9	0	9	9	0	9	9	-140	1
10	250	1	10	124	1	10	0	1
11	0	9	11	0	9	11	90	1
12	250	1	12	170	1	12	0	1
13	0	9	13	0	9	13	-160	2
14	250	1	14	229	1	14	-120	2
15	0	9	15	0	9	15	-60	2
16	250	1	16	303	1	16	-30	2
17	0	9	17	0	9	17	-10	2
18	250	1	18	397	1	18	0	1
19	0	9	19	0	9	19	0	1
20	250	1	20	514	1	20	0	1
21	0	9	21	0	9		1	19
22	1	1	22	1	1			



26

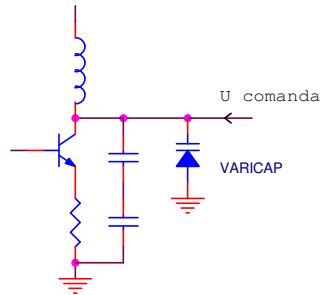
4) Sinteza de frecvență folosind PLL

27



28

PLL: VCO

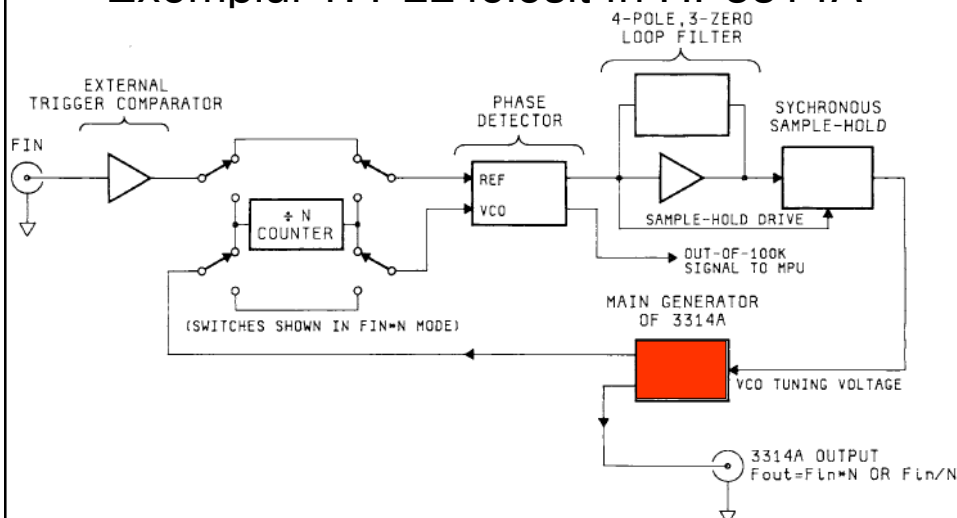


- Exemplu de VCO (Colpitts) cu diodă varicap
- VCO: $f_{OSC} = f(V_{intrare}) = f(U_{comanda})$ [1]
- bucla (PLL) face ca stabilitatea rel [1] să fie necritică
- VCO de obicei sinusoidal, dar nu obligatoriu

Exemplu nesinusoidal: generator de funcții analogic, controlat în tensiune (vezi exemplele HP3314A, GW-Instek GFG3015)

29

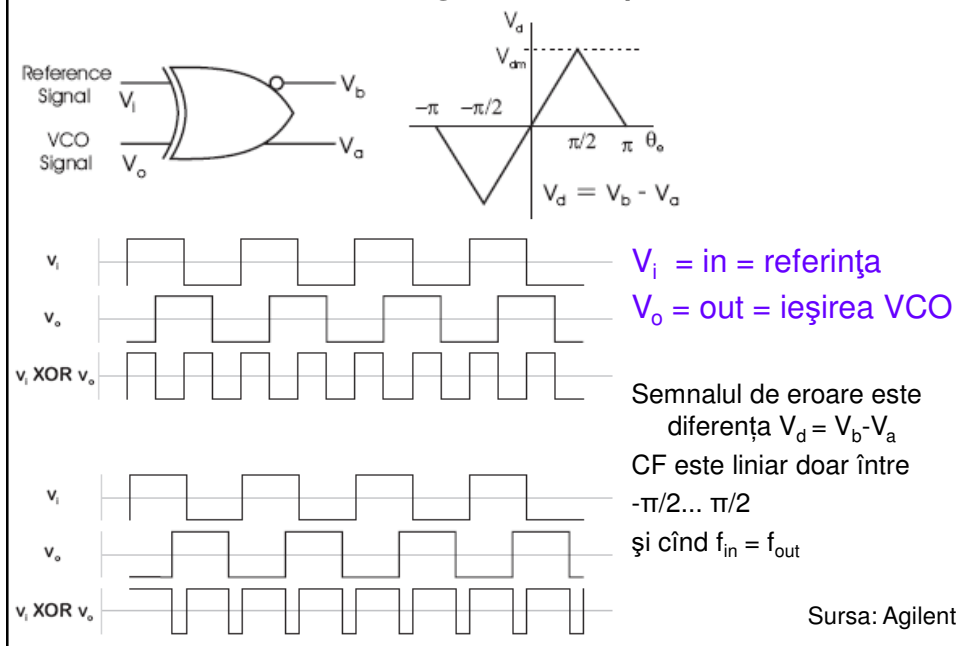
Exemplul 1: PLL folosit în HP3314A



- implicit: schema cu încărc./desc. cond nu asigură stabilitatea frecv.
- o includem în PLL pe scările 7, 8 ($f > 100\text{kHz}$). $N = 1..1999$, $f_{REF} = 10\text{kHz}$.
- VCO ↔ partea de generare comandată în tensiune prezentată anterior (blocul roșu = Main Generator of 3314A)

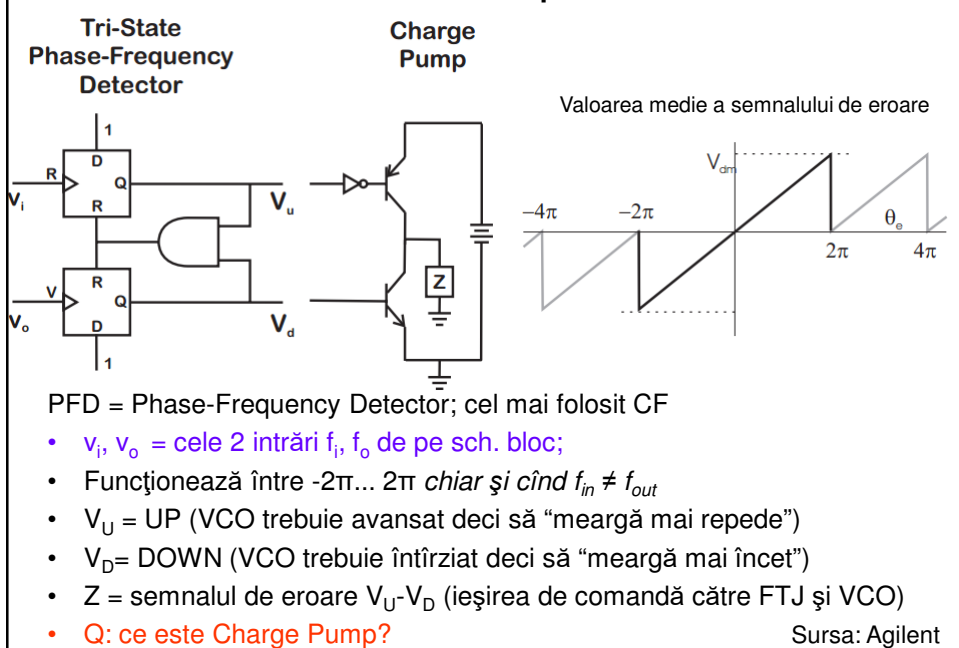
30

PLL: CF digital de tip XOR



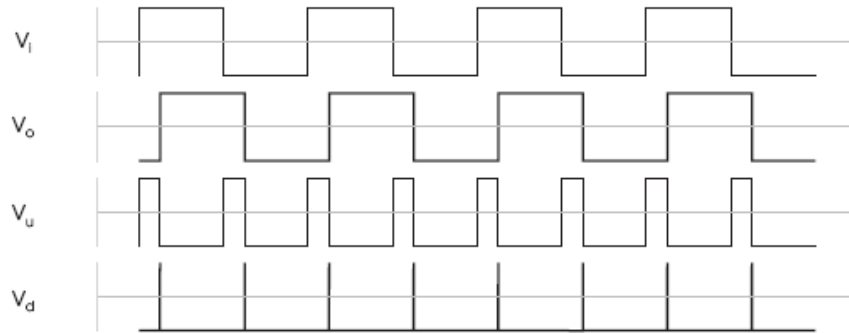
31

PLL: CF de tipul PFD



32

PLL: CF de tip PFD



Funcționare:

- impulsul V_i/V_o care apare primul setează bistabilul respectiv (ex. pe poză: ieș. V_u)
- celălalt impuls V_i/V_o setează celălalt bistabil (ex. V_d)
- poarta ȘI: resetează ambele bistabile; (ex. pe poză: lățime V_d neglijabilă)

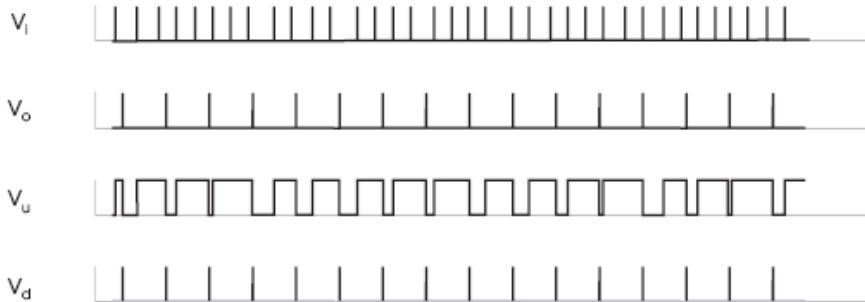
Ex: Cazul $f_1=f_2$ ($f_{in}=f_{out}/N$), $\phi_1 \neq \phi_2$:

- V_o defazat în urma V_i ; V_i setează primul bistabil
- $V_u > V_d \rightarrow$ "UP"
- VCO va fi "accelerat" și V_o va "ajunge din urmă" V_i

Sursa: Agilent

33

PLL: CF de tip PFD



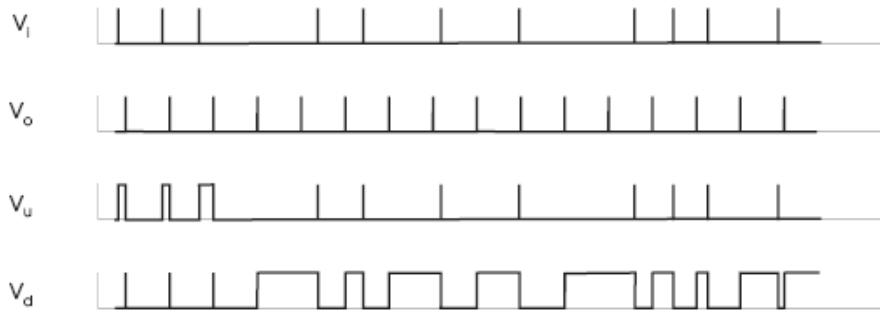
Cazul $f_1 \neq f_2$

- V_o de frecvență mai mică decât V_i
- $V_u > V_d \rightarrow$ "UP"
- VCO va fi "accelerat" și V_o va "ajunge din urmă" V_i

Sursa: Agilent

34

PLL: CF de tip PFD



Cazul $f_1 \neq f_2$ și semnalele sînt neperiodice

- V_o de frecvență mai mare decît V_i
- $V_u < V_d \rightarrow$ "DOWN" (valori medii)
- VCO va fi "încetinit" și V_i va "ajunge din urmă" V_o

Sursa: Agilent

35

PLL: CF de tip PFD

Concluzie: semnalul $V_U - V_D$ este echivalent cu semnalul de eroare $e(t)$:

- $E(e(t)) > 0$: "UP", VCO trebuie accelerat
- $E(e(t)) < 0$: "DOWN", VCO trebuie încetinit
- Modul de implementare a *Charge Pump* nu e important pt această analiză (depinde si de tipul de VCO)
- **OBS:**
 - 1) medierea este realizată de FTJ
 - 2) proiectarea FTJ: aspect f. important cu privire la stabilitatea buclei precum și viteza de urmărire a PLL (nu va fi studiată în acest material)

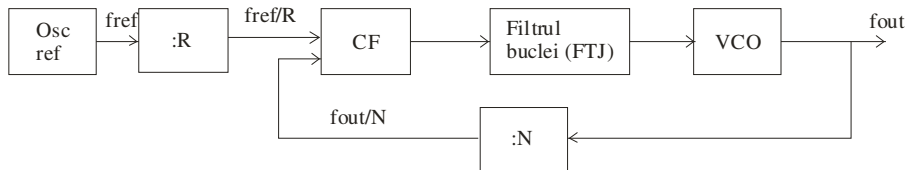
36

Rezoluția în frecvență a PLL

$$f_{OUT} = N f_{Ref}; \quad N=1 \rightarrow \text{rezoluția } \Delta f = f_{Ref}$$

micșorarea $\Delta f \leftrightarrow$ micșorarea f_{Ref}

- nu se pot construi oscilatoare precise la frecvențe f_{Ref} f. mici
- soluție: un divizor suplimentar pentru referință (:R)



$$f_{Ref}/R = f_{out}/N \rightarrow f_{out} = f_{Ref} N/R \quad \text{rezoluția } \Delta f' = f_{Ref}/R$$

dezavantaje:

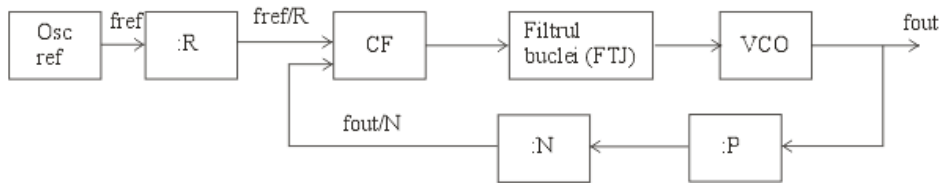
- $f_{OUT} = N f_{Ref}$ dar și $z_{g_{out}} = N \cdot z_{g_{Ref}}$ (zg. de fază); N mare \rightarrow zg. mare
- f_{Ref}/R mic \rightarrow $t_{răspuns}$ FTJ mare \rightarrow $t_{stabilire}$ PLL mare

Problemă: dorim $\Delta f'$ mic, $f_{Out\ max}$ mare \rightarrow divizorul cu N lucr. la f mari

Q: Soluție ?

37

Soluție pt. div. N: PLL cu prescaler



înlocuim $N \leftrightarrow N \cdot P$

- N programabil (ca și pînă acum), P fix (dat. tehnologie)
- doar div. P de frecvență mare
- uzual disponibile cu factori de divizare 2^n (ex: 32, 64)

$$f_{out} = f_{Ref} (NP/R)$$

$$\text{rezoluția: pt. } N=1 \leftrightarrow \Delta f'' = f_{Ref} P/R = P \Delta f'$$

$\Delta f'' > \Delta f' \rightarrow$ iar dezavantaj (cerc vicios)

Q: cum putem combina avantajele prescalerului cu rezoluția mică ?

38

PLL cu prescaler

- Factor de divizare $P \leftrightarrow$ engl. *modulus*
- Schema precedentă \leftrightarrow *single modulus prescaler*
($P =$ unic, fix)

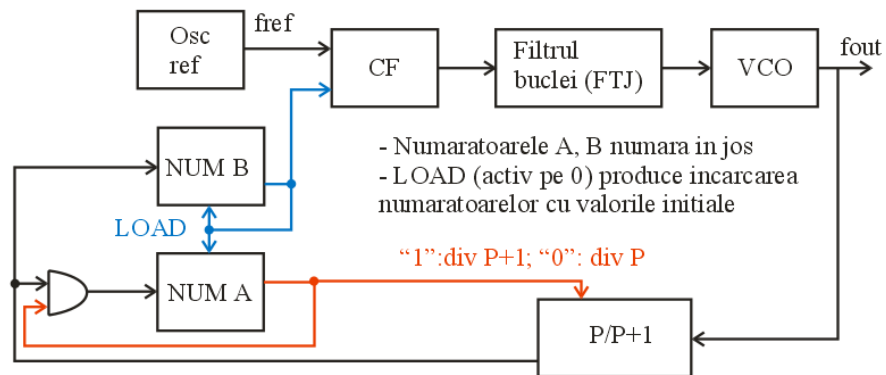
factor de divizare: $N' = NP$

- Variantă: 2 factori de div. $P/P+1$
(*dual modulus prescaler*)

factor de divizare: $N'' = A + BP$

39

PLL cu *dual-modulus prescaler*



Condiții: - ieșirile NUM A,B = “1” logic cît timp conținutul nu a ajuns la 0
- ieșirea NUM B = 0 \rightarrow LOAD (inițializare cu A/B) pentru ambele num.
- valorile inițiale $B > A$

Num. A ajunge la 0 după $A \cdot (P+1) \cdot T_{out}$

Num. B ajunge la 0 după $(B-A) \cdot P \cdot T_{out}$

un ciclu complet cînd $A=0$ și $B=0 \rightarrow$ dem. că $N = (A+BP)$

Sursa: R.E. Best, *Phase Locked Loops: Design, Simulation and Applications* (2003)

40

PLL cu *dual-modulus prescaler*

Limitele lui N:

- $N=A+BP$; $A=0..P-1$ pentru ca incrementul $\Delta N=1$

- contraexemplu: alegem $P=8$, $A=0..3$

numerele posibile $N=A+BP$:

$B=0$: 0,1,2,3

$B=1$: 8,9,10,11 etc

deci nu se pot obține 4,5,6,7 etc → alegerea $A_{\max} < P-1$ greșită !

- $N_{\min}=A_{\min}+B_{\min}P = 0 + (P-1)P = P^2 - P$
($B_{\min}=P-1$ pt că $B>A$)

- $N_{\max}=A_{\max}+B_{\max}P$

- dacă A, B au n_A, n_B biți, $A_{\max}=2^{n_A}-1$, $B_{\max}=2^{n_B}-1$

41

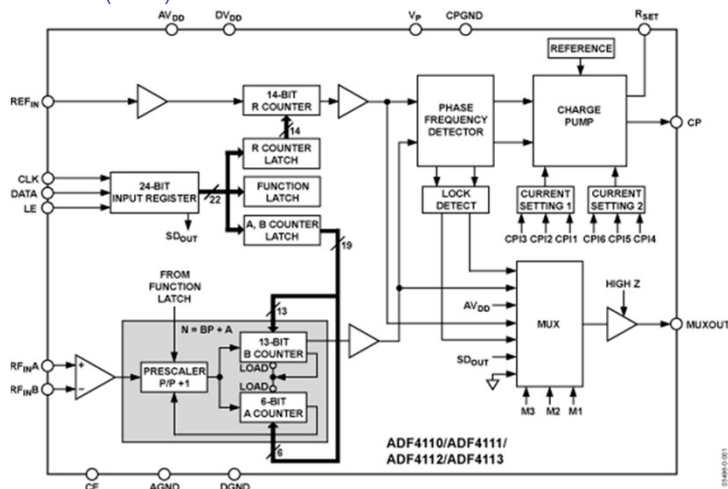
PLL cu *dual-modulus prescaler*

Aplicație: Analog Devices ADF4110 550MHz PLL

$P=32$, $n_A=6$, $n_B=13$

- $N_{\min}=P^2 - P = 992$ (obs că N_{\min} nu este 1)

- $N_{\max}=2^6 - 1 + 32(2^{13}-1) = 262175$



42

PLL cu *dual-modulus prescaler*

$N_{\min} \gg 1 \rightarrow$ nu se pot genera frecvențe foarte mici

Q: Aplicație: circuitul ADF4110 este conectat la o referință
 $f_{\text{REF}}/R=1\text{KHz}$
calculați limitele frecv. de ieșire și pasul (rezoluția în frecv.)

A:

$N_{\min}=992, N_{\max}=262175$

$f_{\text{out}}=Nf_{\text{REF}}/R= 0.992, 0.993, \dots, 262.174, 262.175 \text{ MHz}$

pasul $\Delta f = f_{\text{REF}}/R = 0.001\text{MHz}$

Obs: N_{\min} poate fi redus de cca. 10 ori extinzînd schema la *four-modulus prescaler* sau *quad-modulus prescaler* (4 factori P, ex. P, P+1, P+10, P+11)

43

PLL cu N fracționar – principiu (*FRAC-N PLL*)

Exemplu: Divizare cu $N=3.4$

f_{VCO} div. cu **3** sau cu $3+1=4$ (nr. întregi)

(obs: se div. cu 3 sau 4 (N sau N+1) pt. *orice* număr între 3 și 4, nu s-ar diviza cu 3 sau 7 pt $N=3.7$)

- Nu putem diviza efectiv cu nr. fracționar \rightarrow div. **echivalentă**:

facem ca în 10 perioade T_{ref} să fie 34 perioade T_{VCO}

$\rightarrow T_{\text{ref}}=3.4T_{\text{VCO}}$ sau $f_{\text{VCO}}=3.4f_{\text{ref}}$

- Cele 10 perioade ale T_{ref} :
 - div. cu **4** timp de **4** perioade ale T_{ref}
 - div. cu **3** timp de $10-4=6$ perioade ale T_{ref}
- deci: în 10 perioade T_{ref} sînt $4 \cdot 4 + 3 \cdot 6 = 34$ perioade T_{VCO}

44

PLL cu N fracționar – principiu (FRAC-N PLL)

OBS: și aici, punctul zecimal apare în mod *echivalent* în condițiile în care circ. digitale operează cu nr. întregi!

Memento: PZ de pe afișajul voltmetrului numeric:

$V_{CS1} = 1999 \text{ V} \rightarrow \Delta U_1 = 1\text{V}$, fără p.z.

$V_{CS2} = 199.9\text{V} \rightarrow \Delta U_2 = 0.1\text{V}$, p.z. o poz spre stg.

$1999 \Delta U_1 = V_{CS1}$ $1999 \Delta U_2 = V_{CS2}$ deci numărătorul fără p.z.

Alt exemplu PLL Frac-N:

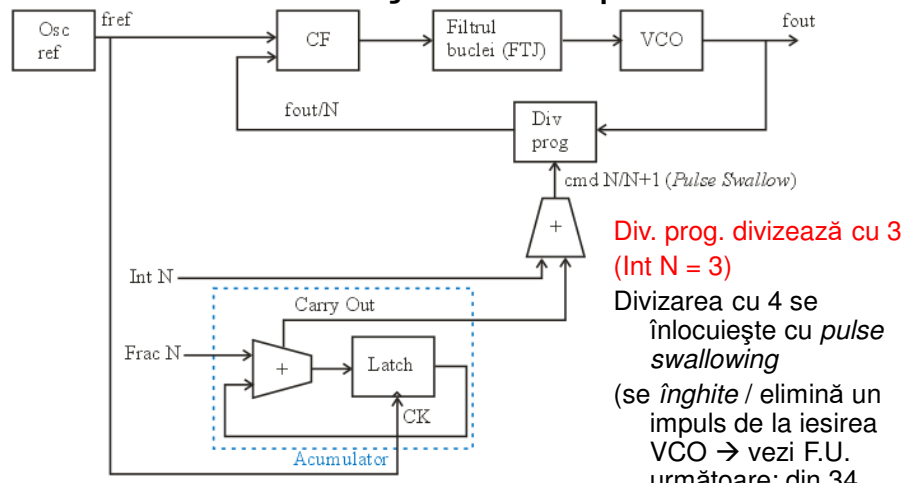
$N=47.22$;

div cu 48 de 22 ori și cu 47 de $100-22=78$ ori

în total: $48 \cdot 22 + 47 \cdot 78 = 4722$

45

PLL cu N fracționar - implementare

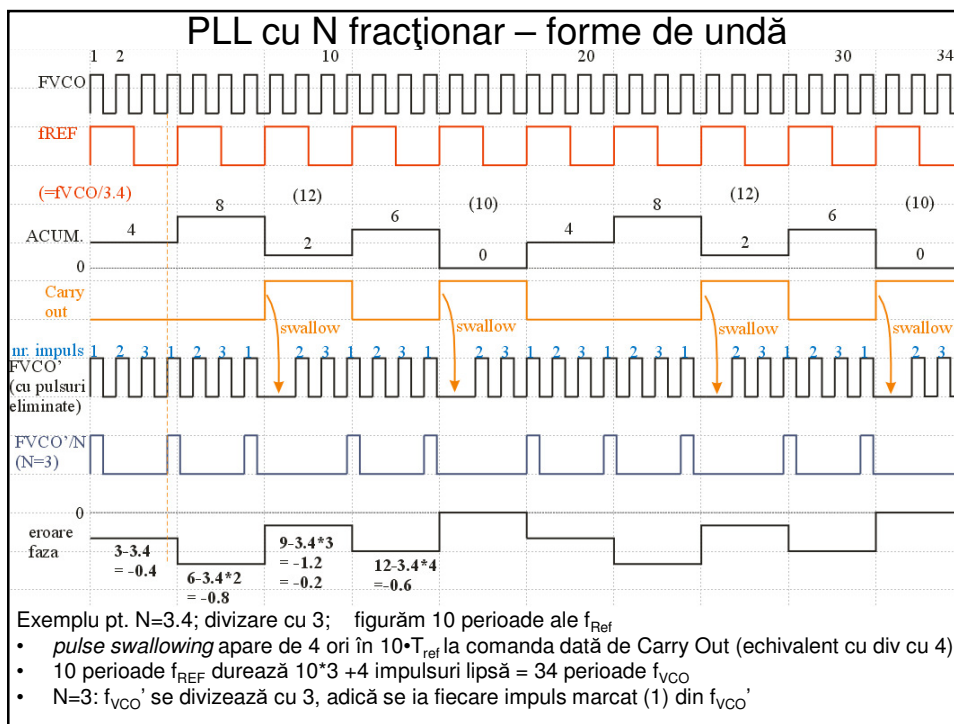


PLL clasic: $f_{out} = N f_{Ref}$, N întreg

Frac-N PLL: ex: pt. $N=3.4$, avem Int $N=3$, Frac $N=0.4$

- $N=3$ în toate cazurile, mai puțin când *Carry Out* = 1; atunci $N=4$
- Implementarea e ușor diferită de exemplul precedent → vezi F.U. următoare

46



47

PLL cu N fracționar - corecția fazei

Problemă: modif. $N \rightarrow$ modif intrare CF \rightarrow modif ieșire CF \rightarrow modulație de fază VCO (variații instantanee de fază)

Q: Soluție?

A: Arătăm că eroarea de fază este egală și cu conținutul acumulatorului, cu semn schimbat (ultima FU pe slide precedent)

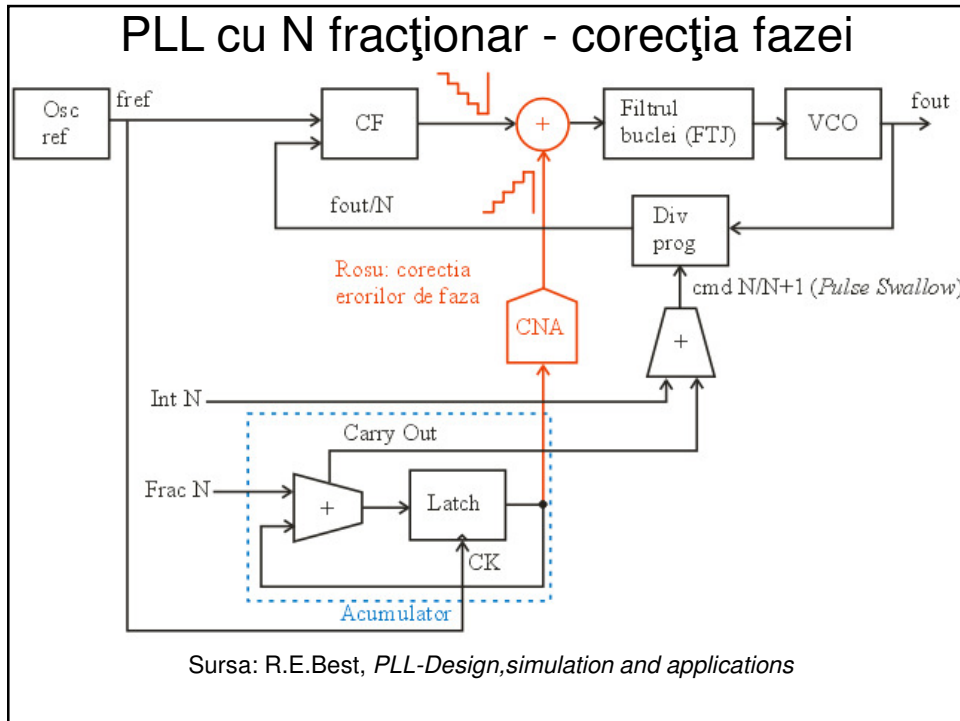
OBS: Pe graficul cu F.U., eroarea de fază e este între $[0..1]$ (în fracțiuni de perioadă/impuls); valoarea în radiani va fi $e \cdot 2\pi$ rad.

Explicație:

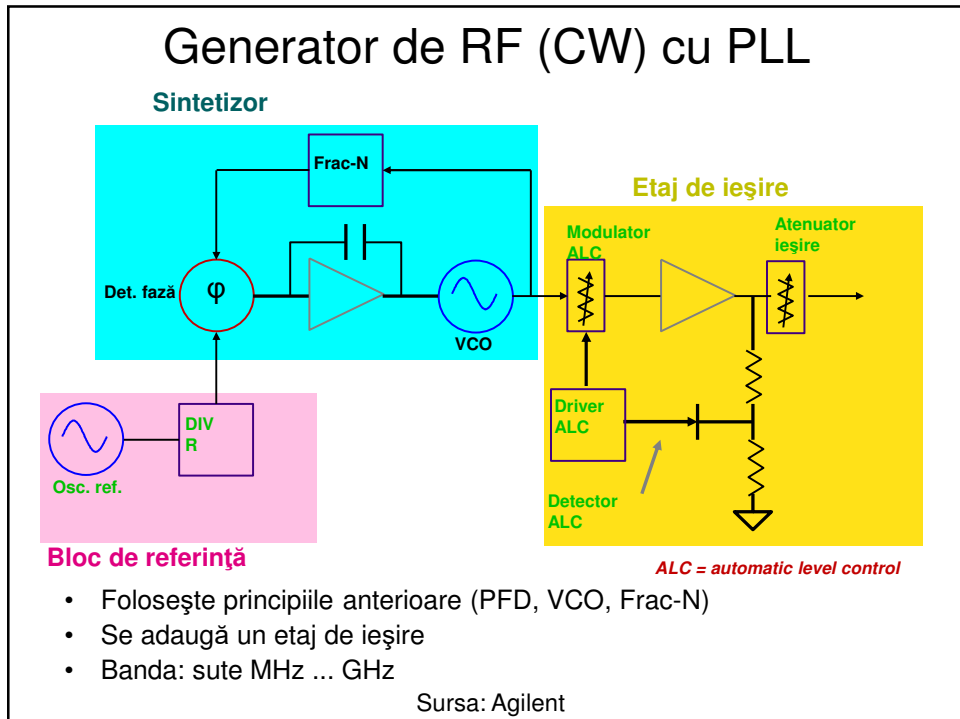
- în prima perioadă f_{REF} (f.u. roșie) avem 3.4 impulsuri (f.u. VCO') în loc de 3 impulsuri (cît ar fi normal prin divizarea cu $N=3$)
 $\rightarrow f_{VCO}' = 3.4 f_{REF}$
 $\rightarrow f_{VCO}'$ și f_{REF} sînt defazate; într-o perioadă f_{REF} , eroarea $e = 3 - 3.4 = -0.4$ perioade
- după a 2-a perioadă f_{REF} avem 6.8 perioade VCO' $\rightarrow 6 - 6.8 = -0.8$
- după a 3-a, avem -1.2 perioade; defazaj de 1.2 perioade echivalent cu 0.2
- etc.

Obs: eroarea e este $-(\text{conținutul acumulatorului})$
 conținutul acumulatorului se adaugă la ieșirea CF pt. compensare

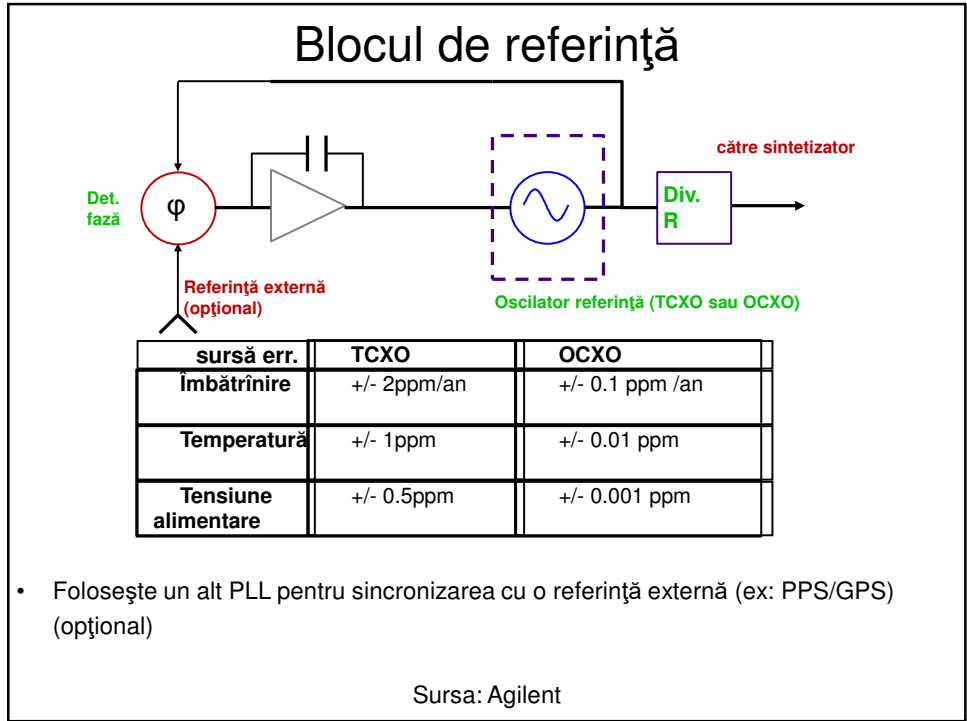
48



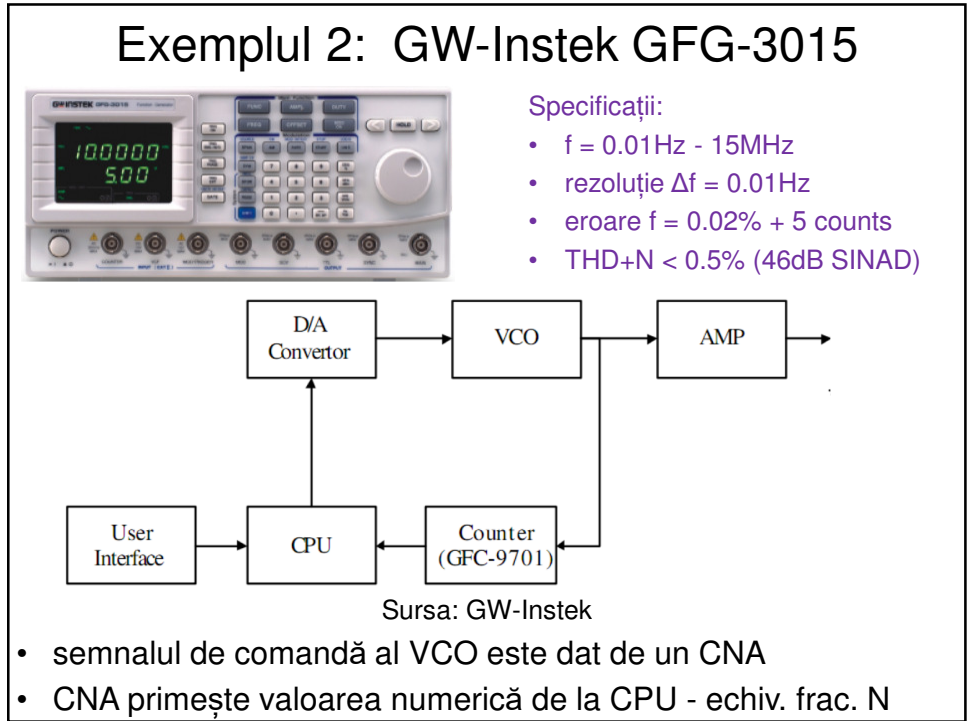
49



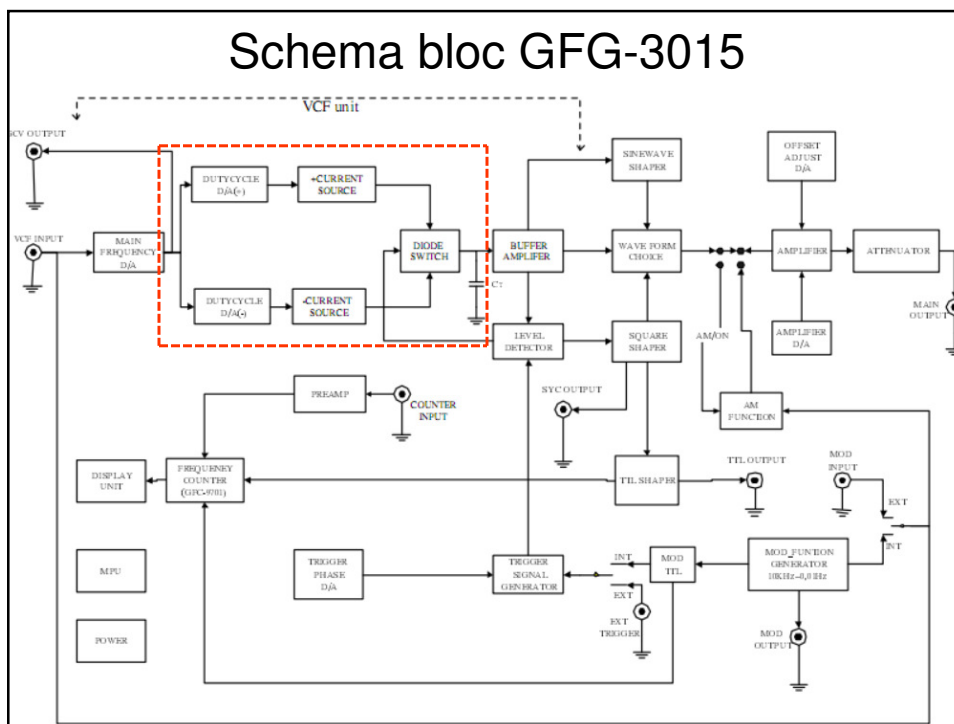
50



51



52



53

Descriere schema bloc GFG-3015

- Mai multe CNA pentru frecvență, factor de umplere, amplitudine, offset
- VCF unit = *Voltage Control Frequency unit*
- *Duty Cycle D/A +/-, current source +/-, diode switch, C_T, buffer* ↔ echivalente schemei de generator JF/MF cu condensator, dar comandă numerică prin D/A (CNA)
- deci, F.U. de bază: triunghi cu pante variabile (ech. η variabil)
- *Sinewave Shaper* = conversie triunghi-sinus
- *Frequency Counter (GFG9701)* echivalent divizorului cu N; permite CPU să cunoască frecvența generată și să o controleze fin în bucla de reacție prin *Main Frequency D/A*

Concluzie: similar HP3314A dar mai modern; combină principiile: încărcare/descărcare condensator, PLL, comenzi analogice obținute prin comanda unor CNA

54

Concluzii generale PLL

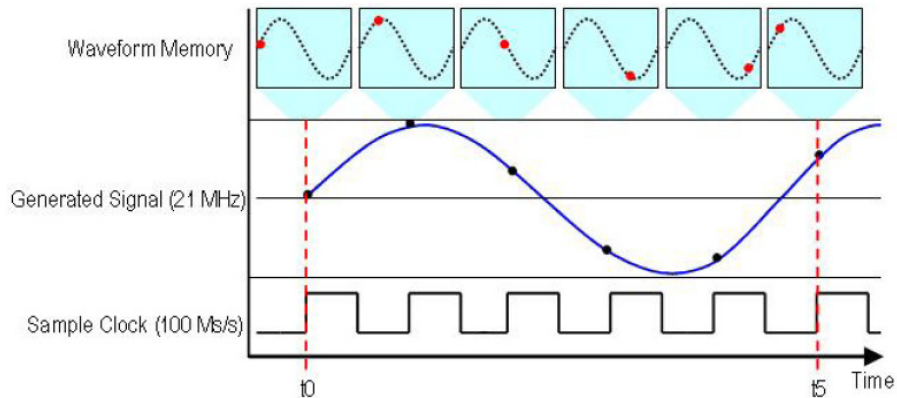
- f.u. depinde de VCO (semnalele dreptunghiulare din ex. precedente sînt numai pentru divizoarele digitale)
- f_{out} poate fi GHz.. zeci GHz
- $f_{out} = Nf_{ref}$
- reacționează relativ lent la schimbarea f_{out} datorită filtrului
- Folosit mai ales în comunicații și în generatoarele de RF; în generatoarele de funcții de $< 100\text{MHz}$ sînt înlocuite de DDS

55

5) Sinteza de frecvență folosind DDS

56

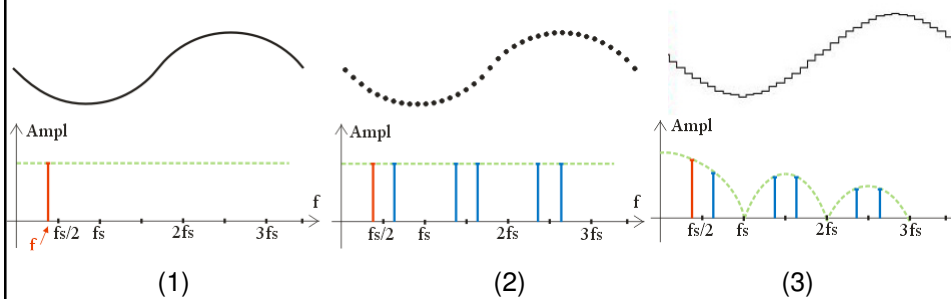
Reconstituirea unui semnal din eşantioanele sale



Sursa: National Instruments

57

Spectrele a 3 semnale



(1) semnal continuu, f

(2) semnal eşantionat, $f < f_s/2$; $f_{imag} = f_s - f, f_s + f, 2f_s - f, 2f_s + f, \text{ etc}$
 Imaginile echivalente cu frecv. aliate în cazul eşantionării
 Ampl. = ct

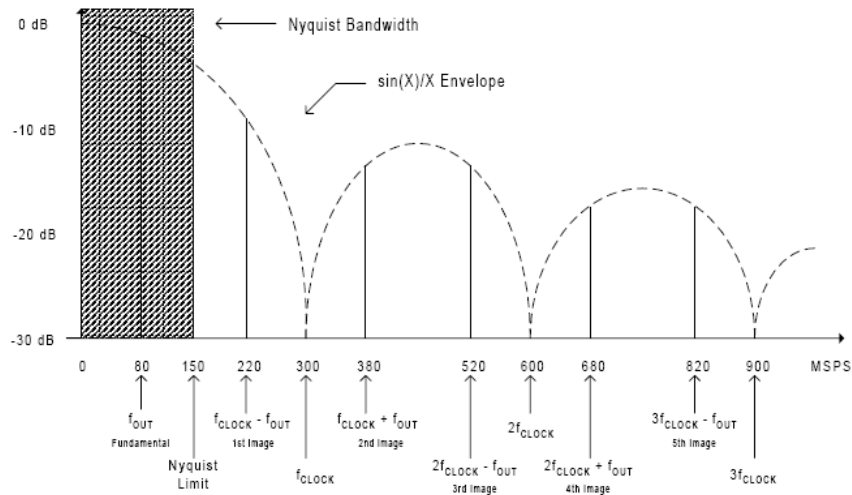
(3) semnal eşantionat cu S/H, $f < f_s/2$; $f_{imag} = \text{idem}$
 Ampl. scade după legea $\sin(x)/x$

Concluzii:

- necesitatea FTJ antialiere (elimină toate f_{imag}) începînd de la $f_s/2$
- chiar la $f < f_s/2$, caracteristica $\sin(x)/x$ modif. amplit. → necesit. compensare

58

Exemplu de spectru semnal sintetizat



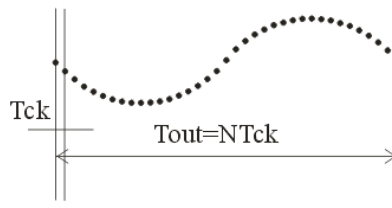
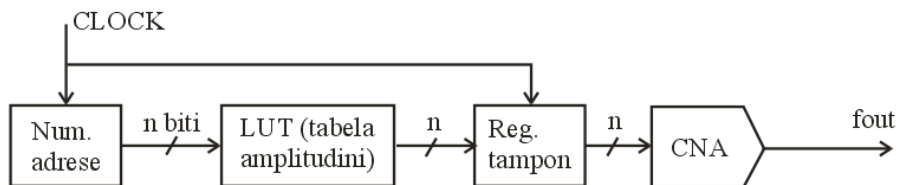
Sursa: Analog Devices

Exemplu pentru $f_s=300\text{MHz}$, $f_{out}=80\text{MHz}$

În banda 0-150MHz, amplitudinea scade \rightarrow tb. compensată

59

Principiu: gen. fct. – sintetizor cu memorie

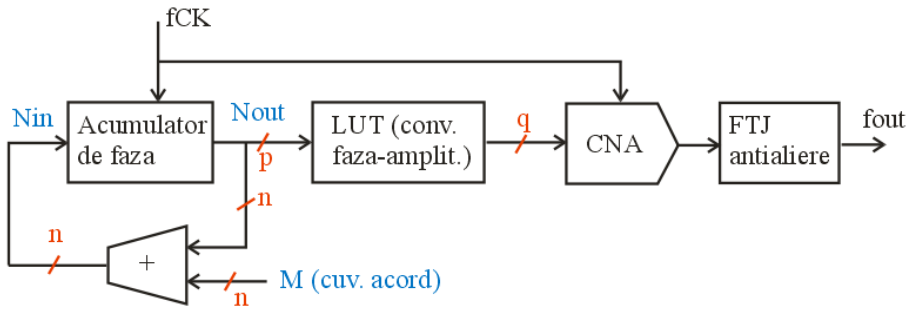


LUT (mem f.u.) = M pct = o perioadă întreagă

- dezavantaj: modificarea f_{out} complicată; **Q: cum?**
- avantaje: posibilitatea de f.u. arbitrare

60

Schema DDS



- Modificare pentru reglarea simplă a f_{out} :
 - Numărătorul incrementat cu 1 se înlocuiește cu acumulatorul de fază incrementat cu M variabil
 - Consecință: nu se trimit la CNA toate eșantioanele, ci doar din M în M
- M = cuvînt de acord = *tuning word* → controlul frecvenței f_{out}
- Q: cum se reglează f_{out} ?

61

Acumulatorul de fază și *phase wheel*

Acumulatorul are n biți; 2^n valori
(punctele de pe fig.)

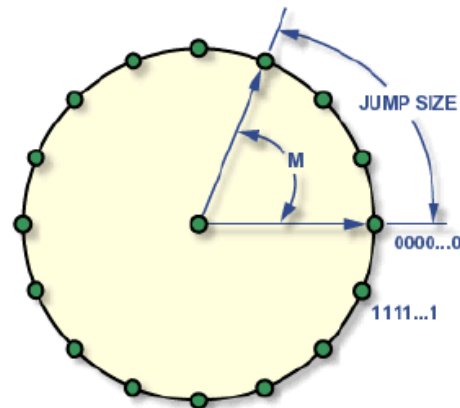
- Cele 2^n valori se parcurg *pe rînd* (cu pasul 1) în timpul:

$$T_{out} = T_{CK} 2^n \quad f_{out} = f_{CK} 2^{-n}$$

- Iar cu pasul $M \neq 1$:

$$T_{out} = T_{CK} 2^n / M \quad f_{out} = M f_{CK} 2^{-n}$$

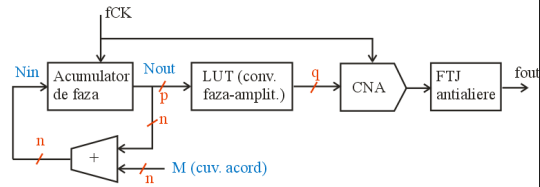
Deci pentru $M=1$ avem $\Delta f_{out} = f_{CK} 2^{-n}$



Desen: "Phase Wheel" Sursa: Analog Devices

62

Dimensionarea n



Ex: $f_{CK}=100\text{MHz}$, $n=48\text{b}$

Rezoluția $\Delta f_{out}=100\text{MHz} \cdot 2^{-48} = 0.35\mu\text{Hz}$!!! (comparați cu PLL !)

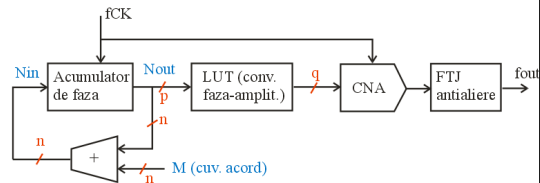
$f_{out,max} = M_{max} \Delta f_{out} = 2^{48} \cdot 100\text{MHz} \cdot 2^{-48} = f_{CK}$

M_{max} se limitează la $2^n/2$ (Nyquist) $\rightarrow f_{out,max} = f_{CK}/2 = 50\text{MHz}$.

Concluzie: n determină rezoluția în frecvență

63

Dimensionarea p



$p = n \rightarrow$ dimensiunea LUT prea mare

Ex: $n=48\text{b}$, un eșantion are 8b

\rightarrow dimens. LUT = $2^n \cdot 8\text{b} = 2240\text{Tb} = 280\text{Tbytes}$!

$p < n$; tipic $p = 14..16$

Ex: $p = 14\text{b}$

\rightarrow dimens. LUT = $2^p = 2\text{Kbytes}$

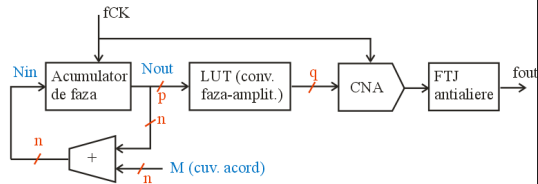
2^p eșant./perioadă \rightarrow rezoluția de fază $\Delta\phi = 360/2^p$

Ex: $p = 14\text{b} \rightarrow \Delta\phi = 360/16384 = 0.022^\circ$

Concluzie: p determină rezoluția de fază

64

Dimensionarea q



q crește \rightarrow $SINAD_{out}$ crește, zgomotul de cuantizare scade

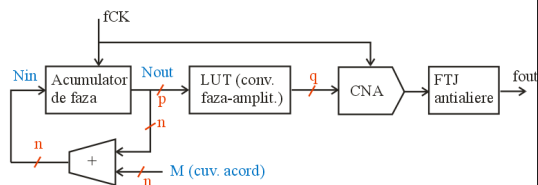
tipic: $q = 8..10$ biți

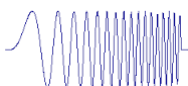
Concluzie: q determină rezoluția semnalului pe verticală (pasul de cuantizare)

OBS cu caracter „recapitulativ”: în ce situații nr. de biți poate fi mic (8..10.), mediu (20-30-40) sau mare (64, 128,..., chiar 1024, 2048 cum e la cheile de criptare) ?

65

ARB



- Eșantioanele din LUT nu sînt limitate la sin, triunghi, dreptunghi
- f.u. speciale:
 - *chirp* 
 - semnale achiziționate de radar
 - semnale TV
 - etc
- f.u. *user-defined*
- Generatoare cu DDS \rightarrow generatoare arbitrare (ARB, AWG)

66

Exemplu: GW-Instek SFG-2110



- $f_{\max}=10\text{MHz}$
- $\Delta f=0.1\text{Hz}$
- $n=28\text{b}$

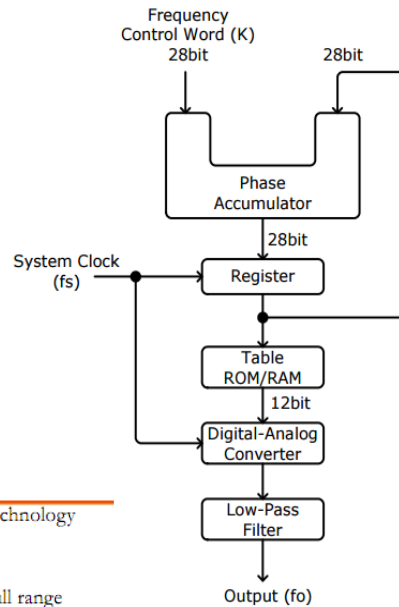
Q: Calculați f_s (clock) necesar pentru a obține acești parametri

A: $f_{s\min}=26.843\text{MHz}$

Main features

- Performance
- High resolution using DDS and FPGA technology
 - High frequency accuracy: 20ppm
 - Low distortion: -55dBc
 - High resolution 100mHz maintained at full range

sursa: GW-Instek



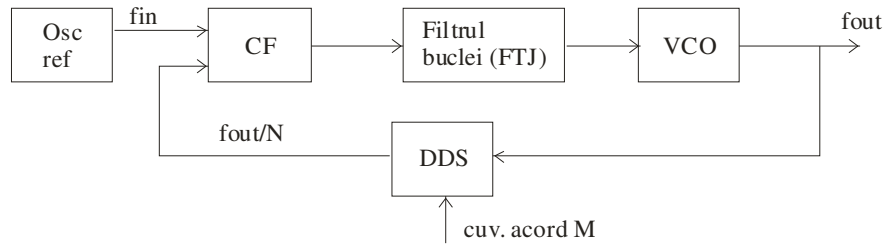
67

Comparație DDS-PLL

PLL:	f_{out} mare – GHz (lim. de VCO)	Avantaj PLL
DDS:	f_{out} limitat de $f_{\text{CK}}/2$ - sute de MHz	
PLL:	$f_{\text{out}}=Nf_{\text{ref}}$, exact	Avantaj PLL
DDS:	$f_{\text{ref}}/f_{\text{out}}=N$ întreg doar pentru frecvențe puteri ale lui 2 (ex: 9.9999..MHz dar nu 10.0 MHz)	
PLL:	reacționează lent la schimbarea f_{out} (datorită filtrului buclei)	Avantaj DDS
DDS:	reacționează instantaneu prin modif. M	
PLL:	obținerea rezoluției foarte bune în frecvență complicată (frac. N PLL)	Avantaj DDS
DDS:	obținerea rezol. fine simplu, prin creșterea n	
PLL:	f.u. determinată de VCO (uzual sinus); f.u. complicate posibile, dar dificil	Avantaj DDS
DDS:	f.u. oricare, în funcție de conținutul LUT (eventual user-programmable)	
PLL:	zgomot fază $_{\text{OUT}} = \text{zg. fază osc. ref.} \cdot N \rightarrow \text{zg. crește}$	Avantaj DDS
DDS:	zgomot fază $_{\text{OUT}} = \text{zg. fază oscillator ceas} / N \rightarrow \text{zg. scade}$	

68

Combinare DDS-PLL



$$f_{out} = N f_{in} = 2^n / M f_{in}$$

(N fracționar prin efectul DDS; mai simplu decât frac-N PLL)

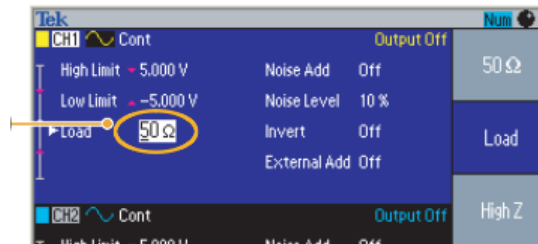
Efect: rezoluție în frecvență foarte bună (sub-Hertz) la frecvențe de sute MHz

69

Impedanța de ieșire și de sarcină (la toate categoriile de generatoare)

Pt majoritatea generatoarelor:

- $Z_o = 50\Omega$ (a generatorului) - de obicei fixă
- $Z_s = 50\Omega$ (așteptat la sarcină) - uneori se poate schimba:



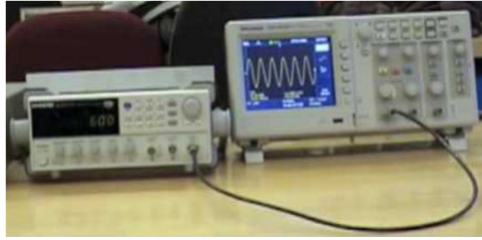
sursa: Tektronix

OBS: Z_s nu este o setare, este un reglaj de *calibrare!* de la generatorul nu se poate seta sarcina !

Q: desenați schema echivalentă !

70

Impedanța de ieșire și de sarcină (cont'd)



Aplicație: tehnicianul Dorel conectează direct un generator la osciloscop, folosind un cablu (ech. sondă 1x):

- setează amplitudinea $A_{\text{gen}} = 1\text{V}$ (generatorul e etalonat, nu ca cel din lab)
- măsoară pe osciloscop amplitudinea $A_{\text{osc}} = 2\text{V}$
- concluzionează “aparatele din lab sînt proaste! “

Q1: explicați fenomenul !

Q2: propuneți 4 soluții

71

Impedanța de ieșire și de sarcină (cont'd)

A: se ține cont de divizorul rezistiv format de R_o (generator) și R_S (sarcină); dacă R_S nu e cel specificat cf. etalonării amplitudinii de la generator → eroare !

Soluții:

1. specificarea R_S din *calibrarea* generatorului la valoarea corectă (hi-Z = $1\text{M}\Omega$ sau $10\text{M}\Omega$ pt. majoritatea osciloscopelor cu sondă 1x sau 10x) - dacă generatorul permite
2. setarea la osciloscop $R_S = R_o = 50\Omega$ (dacă e posibil); ex:

Coupling	Impedance	Invert	Bandwidth	(1) Label	More
DC AC rtr	1MΩ 75Ω 50Ω	On Off	Full		More

3. adăugarea unei rezistențe terminale $R_T = 50\Omega \parallel R_S$
4. calcul numeric

Q3: calculați amplitudinea afișată cînd $R_S = R_o$, respectiv $R_S = \text{hi-Z}$

72